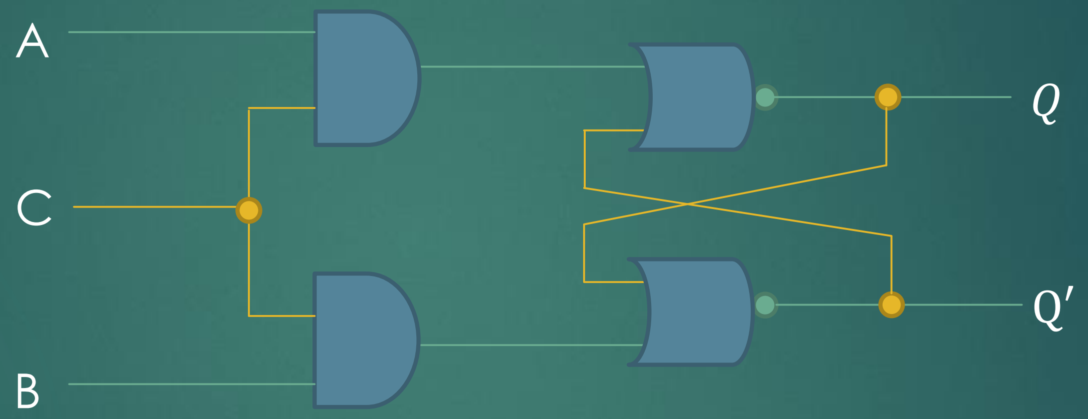
GTI – ÜBUNG 10

FLIPFLOPS, MULTIPLEXER, BARREL-SHIFTER, JOHNSON

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Recap: Letzte Übung

- Erweitern Sie nun die Schaltung dahingehend, dass keine undefinierten Zustände, wie sie in Aufgabe a) der Fall waren, mehr auftreten.

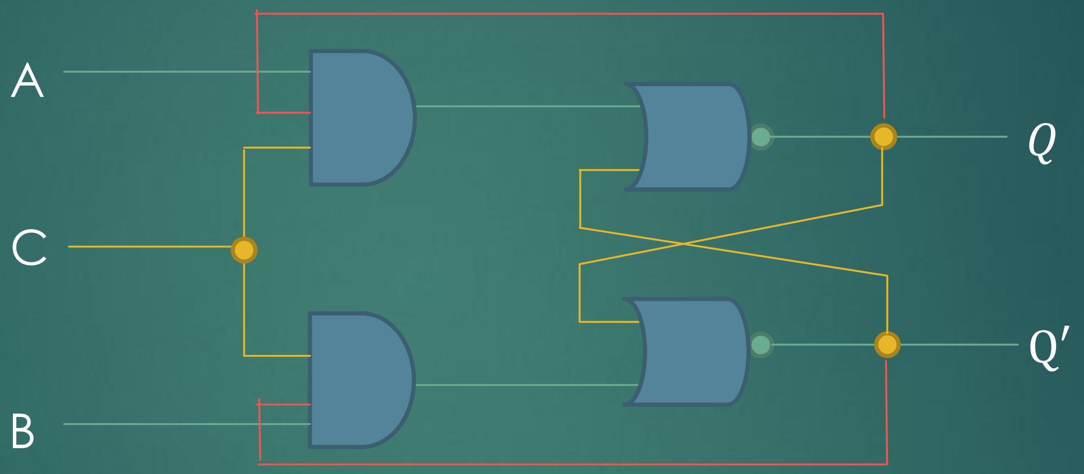


Hinweis: der ungültige Zustand trat bei A = 1 und B = 1 auf. Wir bauen uns jetzt ein JK-Flipflop

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Recap: Letzte Übung

Lösung: Rückleiten der Ausgabe Q/Q‘ in die Flankensteuerung



Der ungültige Zustand trat bei A = 1 und B = 1 auf.

Wir sperren nun einen der Eingänge A und B, wenn Q bzw. Q‘ vorher 0 ist. Dadurch haben wir eine Differenzierung zwischen oben und unten.

Wir umgehen somit gleiche Werte.

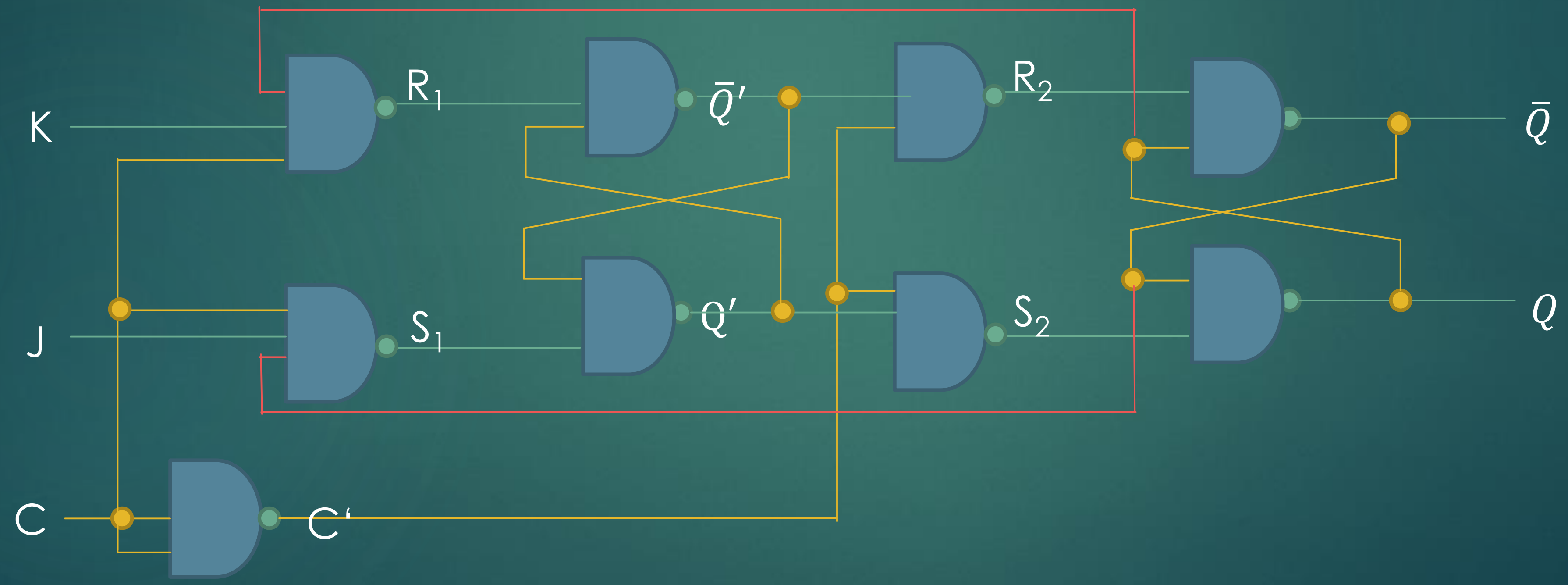
A	B	C	D	Entspricht
0	1	1	0	Reset/Set
0	0	1	0	Keine Änderung
1	1	0	0	Ungültig!
1	0	0	1	Set/Reset
1	1	0	0	Ungültig
0	0	?	?	Oszillation

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

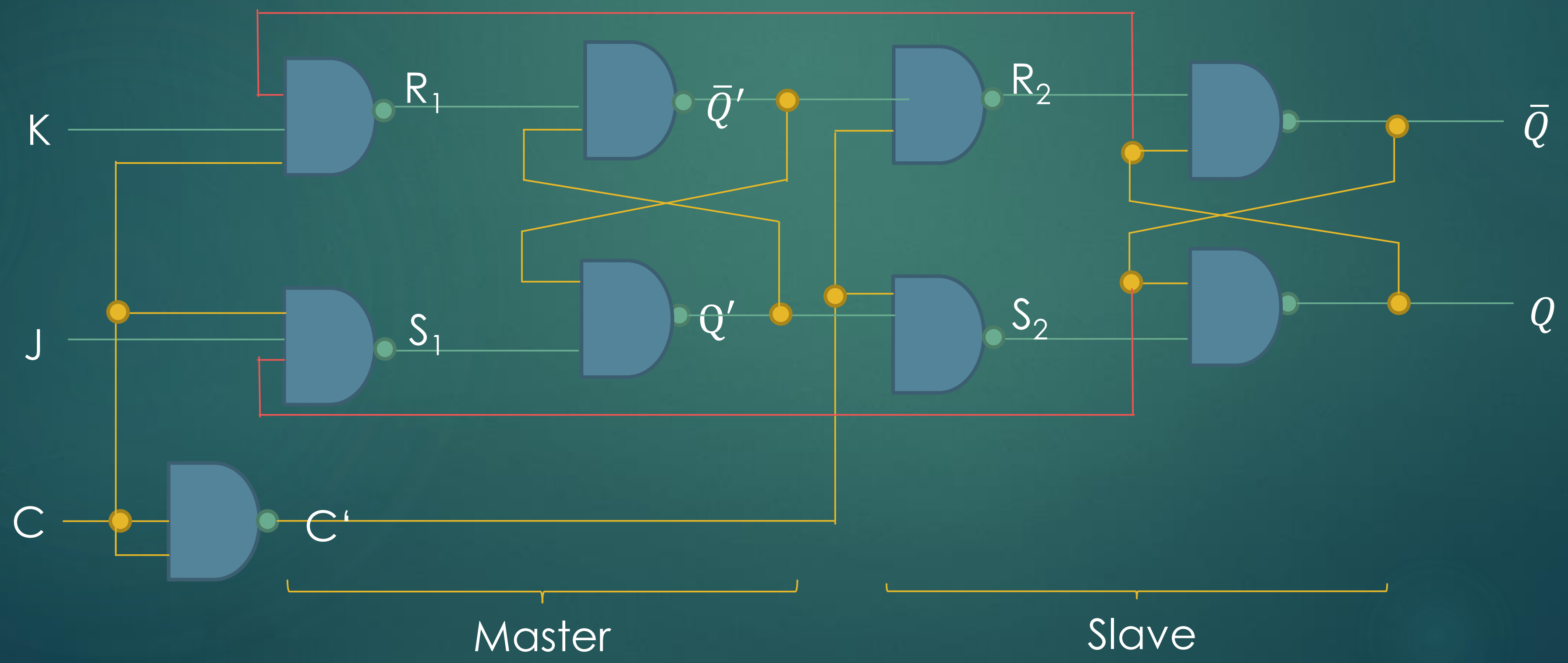
- Welches Problem pegelgesteuerter JK-Flipflops löst das gegebene JK-Master-Slave-Flipflop?



Aufgabe 1 – Master-Slave-Flipflops

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

- Master-Slave Flipflop
  - Bestehen aus zwei Teilflipflops derselben Gattung (JK, D, RS, …)
    - Master: Zwischenspeicherung des Wertes am Eingang
    - Slave: Verzögerte Weiterleitung des Masterwertes an den Ausgang



Aufgabe 1 – Master-Slave-Flipflops

- Welches Problem pegelgesteuerter JK-Flipflops löst das gegebene JK-Master-Slave-Flipflop?

Problem: Oszillation bei JK-Flipflops

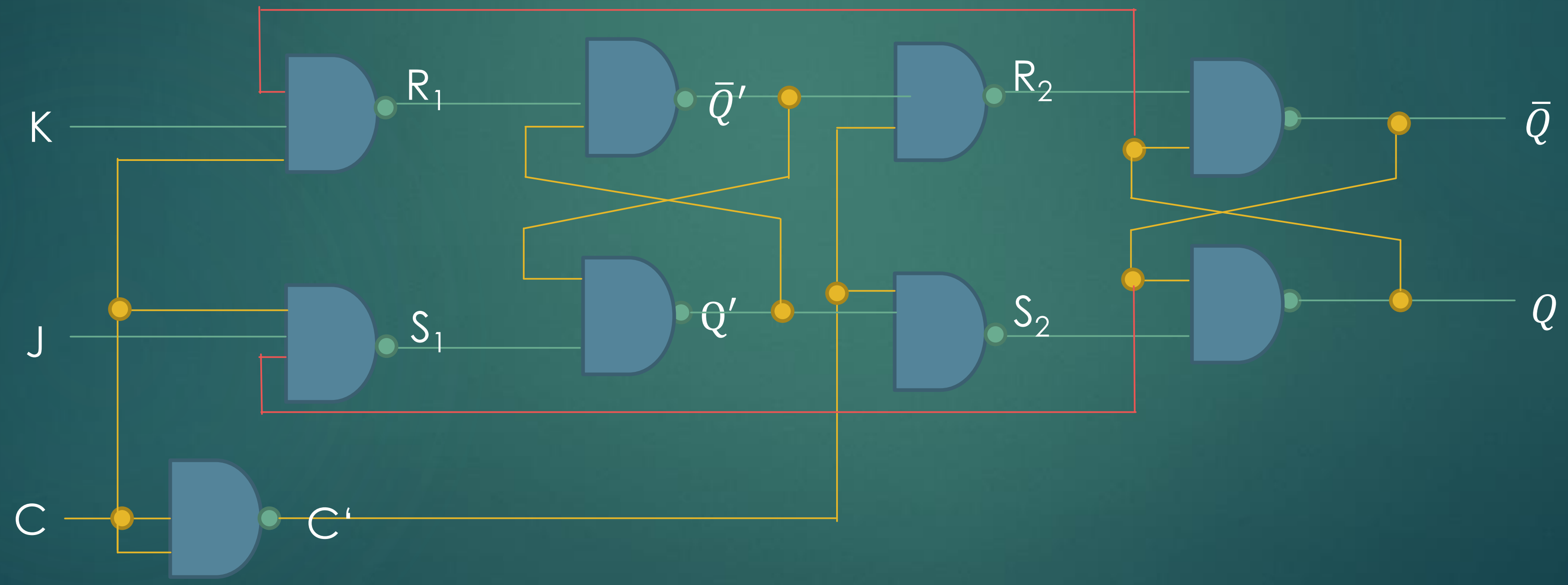
- Wenn Laufzeit der Rückkoppelung signifikant kürzer als die Taktperiode
- Genannt: *Race around condition*

Lösung:

- JK-Rückkopplung von den Slave-Ausgängen zu den Master-Eingängen J und K
- Oszillation verhindert, weil der Slave vom Master entkoppelt ist.

Aufgabe 1 – Master-Slave-Flipflops

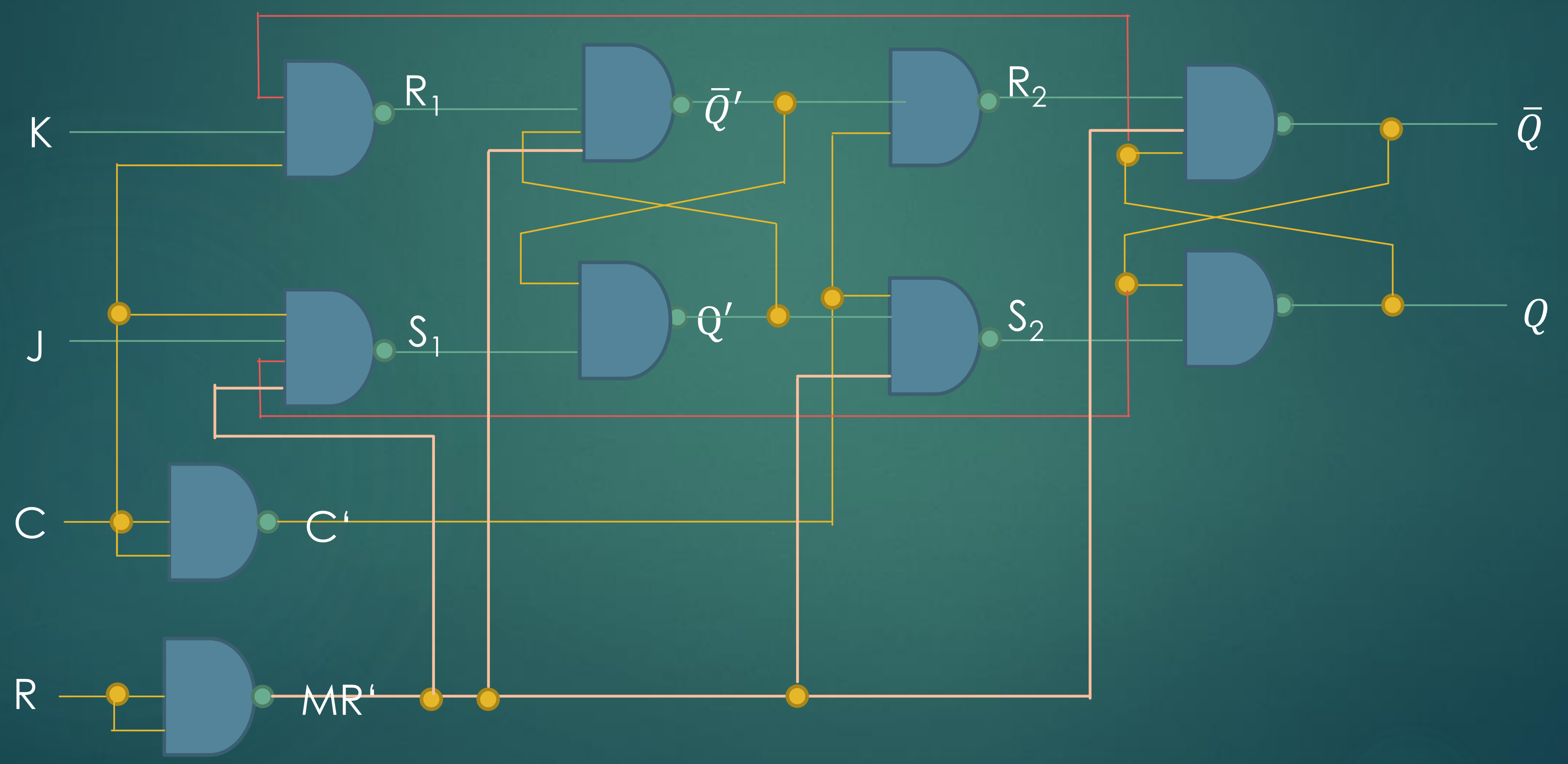
- Erweitern Sie das gegebene JK-Master-Slave-Flipflop um einen Eingang R (Reset), der – unabhängig von allen anderen Signalen, das Flipflop in den Grundzustand zurücksetzt.



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

- Wir benötigen einen asynchronen Reset-Eingang, Dieser soll sowohl den Master als auch den Slave zurücksetzen

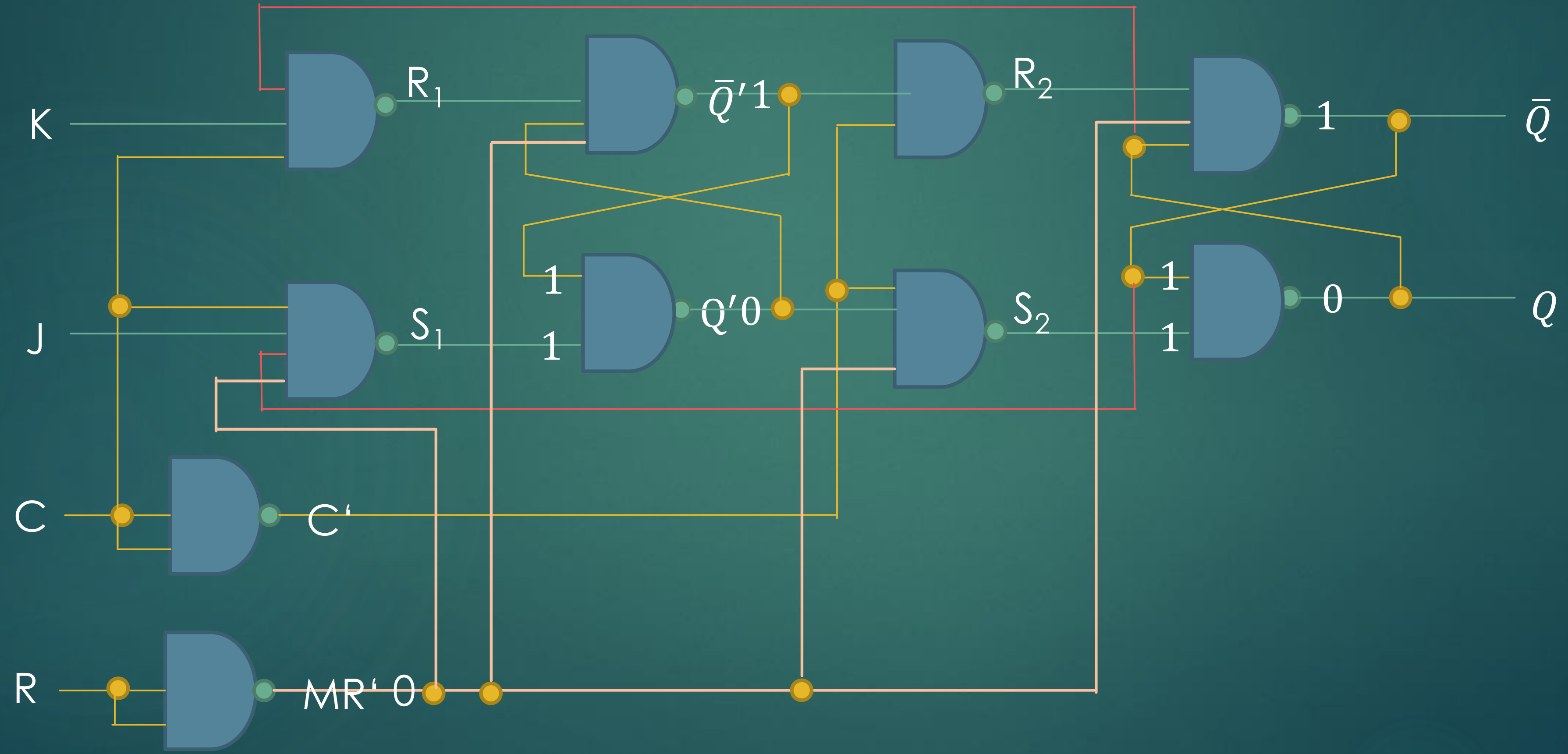


Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

- Mit einer 1 am Reset, legen wir automatisch eine 1 an $\bar{Q}'$ und $\bar{Q}$. Durch die 1 von S1 und S2 sind die NANDS vor Q‘ und Q nicht erfüllt und Q‘ und Q sind somit 0.



Aufgabe 1 – Master-Slave-Flipflops

- Welches Problem ergibt sich für das JK-Master-Slave-Flipflop, wenn sich während der Einsphase des Taktes C die Eingänge J und K ändern? Wie könnte man dieses Problem lösen?

Hinweis: was passiert denn z.B. bei der Belegung $\bar{Q} = 0 \; und \; Q = 1$

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

- Sei die Belegung $\bar{Q} = 0 \; und \; Q = 1$

Problem:

- Der Master kann nun mit K = 1 zurückgesetzt werden, solange C = 1 ist
- In diesem Zyklus (C = 1) verhindert die JK-Vergatterung, dass der Master wieder gesetzt wird
- Eine negativen Flanke von C setzt den Slave daraufhin zurück

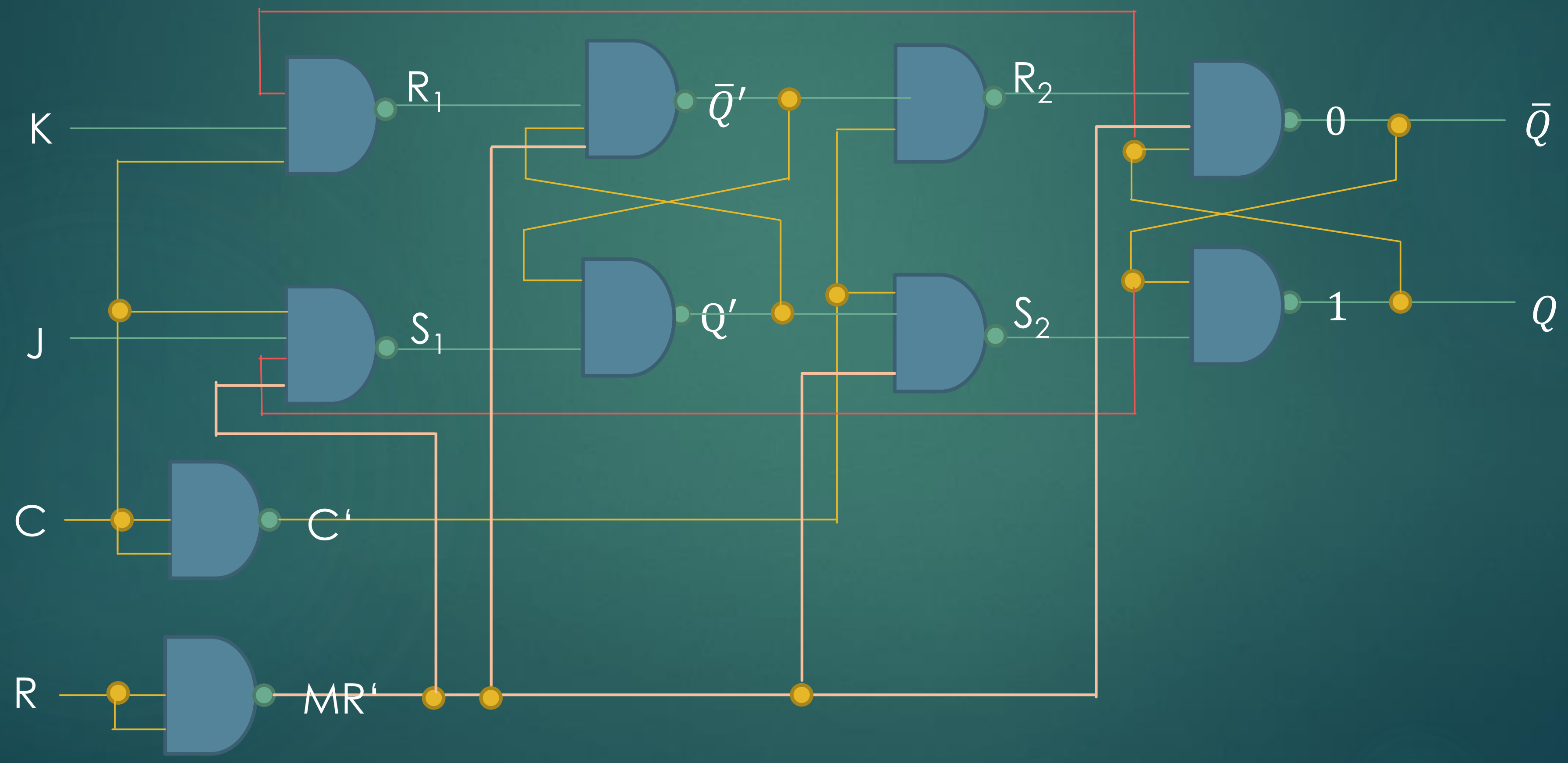
Lösung: z.B. durch eine Flankenerkennung aus Aufgabe b)

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

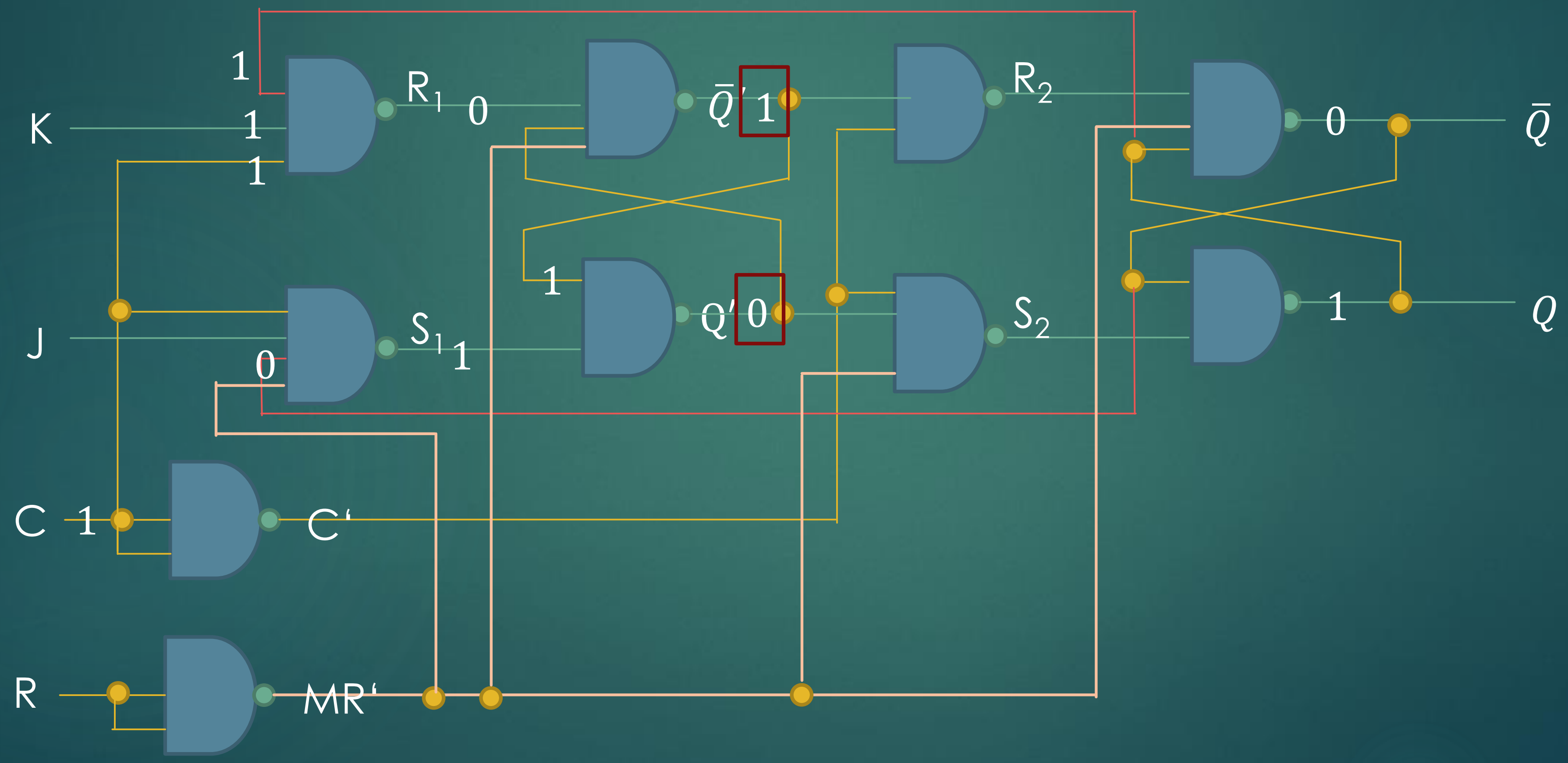
Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

- Sei die Belegung $\bar{Q} = 0\ und\ Q = 1$



Aufgabe 1 – Master-Slave-Flipflops

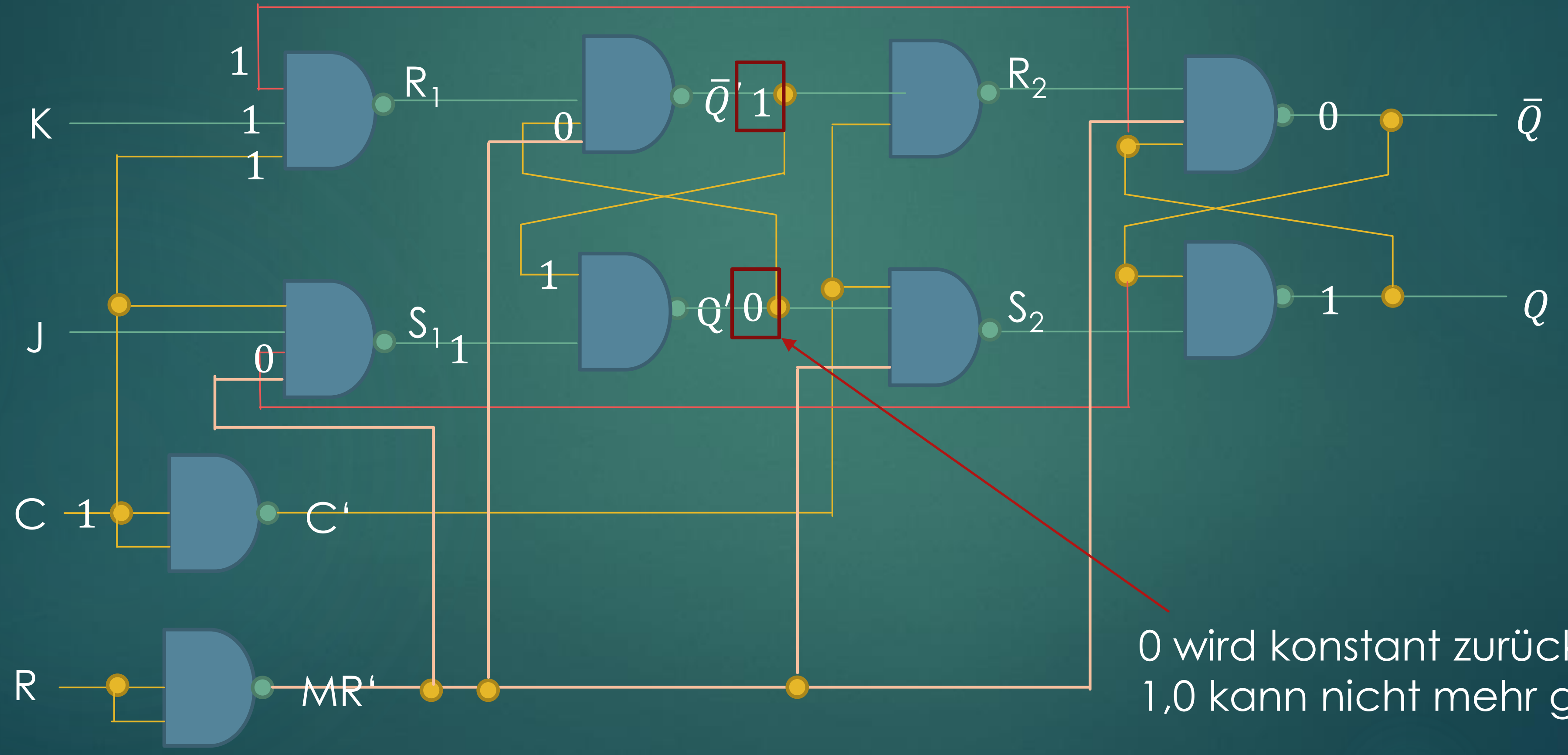
- Der Master kann nun mit K = 1 zurückgesetzt werden, solange C = 1 ist



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 1 – Master-Slave-Flipflops

- In diesem Zyklus (C = 1) verhindert die JK-Vergatterung, dass der Master wieder gesetzt wird



0 wird konstant zurückgeleitet
1,0 kann nicht mehr geändert werden

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Beschreibung

- Entwerfen Sie eine digitale Schaltung, die bei einer 0 am Steuereingang s den Wert des Eingangs x_0, bei einer 1 am Steuereingang s den Wert des Eingangs x_1 am Ausgang y erzeugt:

Hinweis: dieses Verhalten beschreibt einen Multiplexer

S	**X_0**	**X_1**	**Y**
0	0	-	0
0	1	-	1
1	-	0	0
1	-	1	1

Aufgabe 2 – Multiplexer

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Lösung: wir bilden einen aussagenlogischen Ausdruck mit der Zielfunktion Y

Y = $\bar{S}X_0 + SX_1$ (Don‘t Cares werden hier vernachlässigt)

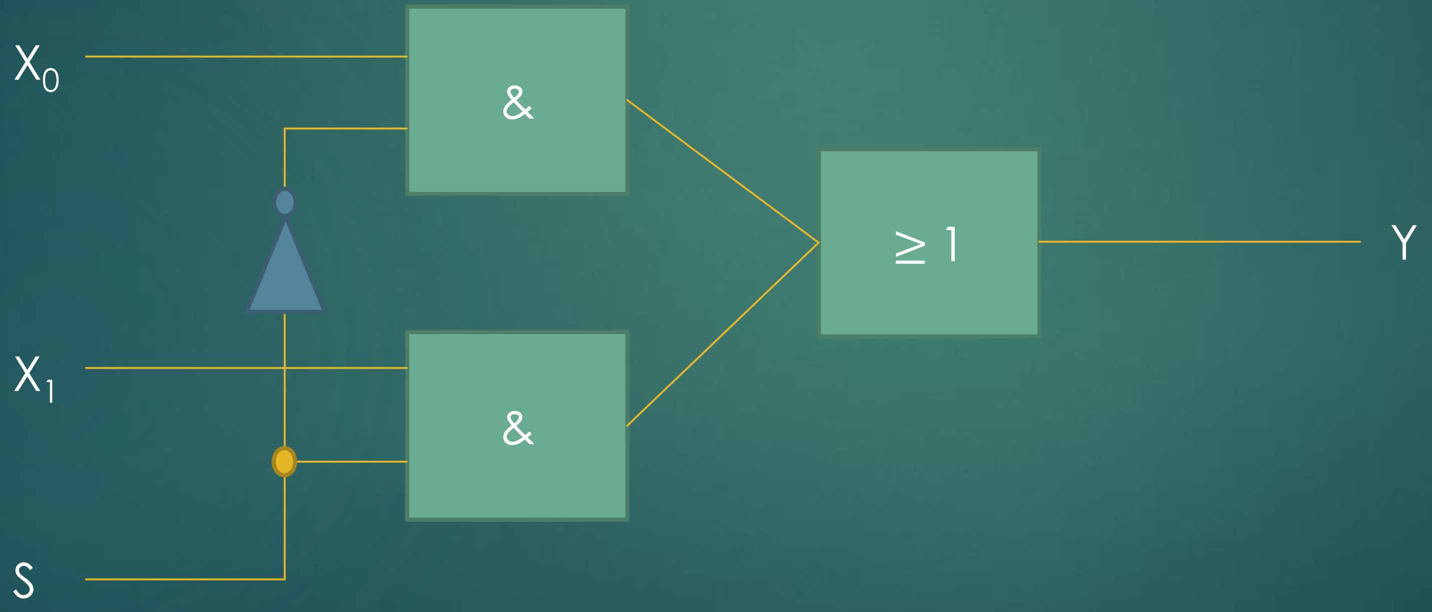
Dieser Ausdruck kann wiederum in ein Schaltnetz transferiert werden. Wir benutzen dazu ODER-Gatter, sowie UND-Gatter und Inverter.

S	X_0	X_1	Y
0	0	-	0
0	1	-	1
1	-	0	0
1	-	1	1

Aufgabe 2 – Multiplexer

Lösung: Y = $\bar{S}X_0 + SX_1$

Dieser Ausdruck kann wiederum in ein Schaltnetz transferiert werden. Wir benutzen dazu ODER-Gatter, sowie UND-Gatter und Inverter. Diese Schaltung ist ein MUX (2:1)



Aufgabe 2 – Multiplexer

Beschreibung

- Die Schaltung soll nun so erweitert werden, dass wahlweise genau einer von vier Eingängen X_0, …, X_3 am Ausgang Y erscheint.
- Welche Auswirkungen hat dies für den Steuereingang S?
- Realisieren Sie die Schaltung unter Verwendung von UND-, ODER-Gattern und Invertern

Hinweis: dieses Verhalten beschreibt einen Multiplexer (4:1). Wir können auch hier wieder das Verfahren von Teilaufgabe a anwenden.

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Lösung: wir bilden einen aussagenlogischen Ausdruck mit der Zielfunktion Y.

Wir benötigen diesmal zwei Steuereingänge,

da ld(Anzahl Variablen) = ld(4) = 2.

Abhängig von der Steuerkombination S_1S_0 schalten wir somit $X_{s_1 s_0}$ durch.

S_1	S_0	X_0	X_1	X_2	X_3	Y
0	0	0	-	-	-	0
0	0	1	-	-	-	1
0	1	-	0	-	-	0
0	1	-	1	-	-	1
1	0	-	-	0	-	0
1	0	-	-	1	-	1
1	1	-	-	-	0	0
1	1	-	-	-	1	1

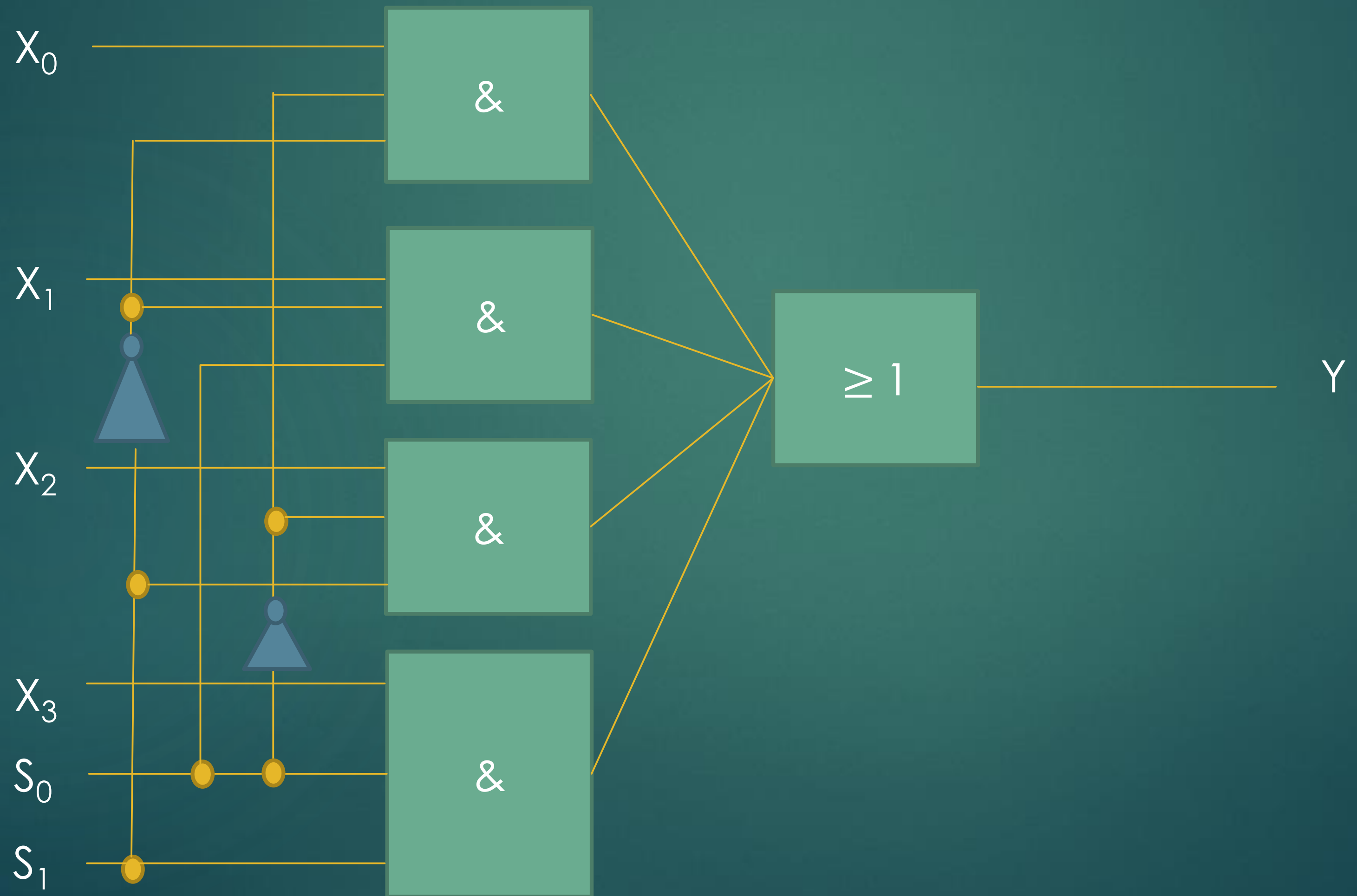
Das ergibt folgenden aussagenlogischen Ausdruck:

$$Y = \overline{S_0}\,\overline{S_1}\,X_0 + S_0\overline{S_1}\,X_1 + \overline{S_0}\,S_1X_2 + S_0S_1X_3$$

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Lösung: $Y = \bar{S}_0 \bar{S}_1 X_0 + S_0 \bar{S}_1 X_1 + \bar{S}_0 S_1 X_2 + S_0 S_1 X_3$



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Beschreibung

- Nun soll eine De-Multiplexer-Schaltung entworfen werden. Sie besitzt einen Eingang X, der in Abhängigkeit des Steuereingangs S den logischen Wert von X an einen der vier Ausgänge Y_0, …, Y_3 erzeugt

Hinweis: dieses Verhalten beschreibt einen De-Multiplexer (1:4). Dieser ist partiell invers zum vorherigen (4:1)-Multiplexer.

S	S_1	S_0	X	Y_0	Y_1	Y_2	Y_3
00	0	0	0/1	0/1	0	0	0
01	0	1	0/1	0	0/1	0	0
10	1	0	0/1	0	0	0/1	0
11	1	1	0/1	0	0	0	0/1

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Lösung: wir bilden einen aussagenlogischen Ausdruck für jede Zielfunktion Y_i.

Das ergibt folgende aussagenlogische Ausdrücke:

$$Y_0 = \overline{S}_0 \overline{S}_1 X \qquad Y_1 = S_0 \overline{S}_1 X$$

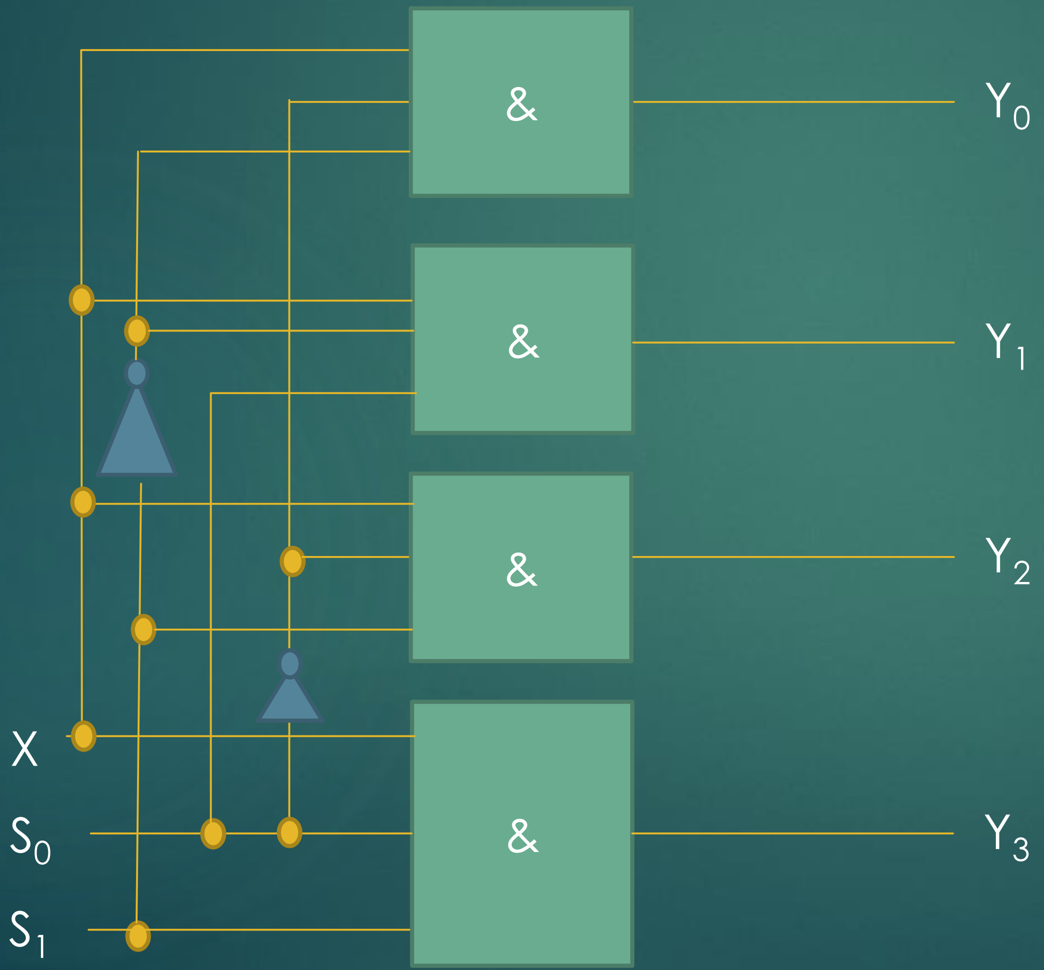
$$Y_2 = \overline{S}_0 S_1 X \qquad Y_3 = S_0 S_1 X$$

S	S_1	S_0	X	Y_0	Y_1	Y_2	Y_3
00	0	0	0/1	0/1	0	0	0
01	0	1	0/1	0	0/1	0	0
10	1	0	0/1	0	0	0/1	0
11	1	1	0/1	0	0	0	0/1

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 2 – Multiplexer

Lösung: $Y_0 = \bar{S}_0\,\bar{S}_1\,X,\;\; Y_1 = S_0\bar{S}_1 X,\;\; Y_2 = \bar{S}_0\,S_1 X,\;\; Y_3 = S_0 S_1 X$



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Denkpause mit Platonow

- Die ersten Takte aus der Baugrube (Normaler Schriftsteller)

An seinem dreißigsten Geburtstag bekam Wortschew die Entlassung aus der kleinen Maschinenfabrik, wo er seinen Lebensunterhalt verdiente. In dem Schriftstück stand, man kündige ihn wegen zu geringen Arbeitstempos und mangelnder Konzentration.

- Die ersten Takte aus der Baugrube (Genie Platonow)

Am dreißigsten Jahrestag seines persönlichen Lebens gab man Wortschew die Abrechnung von der kleinen Maschinenfabrik, wo er die Mittel für seine Existenz beschaffte. Im Entlassungsdokument schrieb man ihm, er werde von der Produktion entfernt infolge der wachsenden Kraftschwäche in ihm und seiner Nachdenklichkeit im allgemeinen Tempo der Arbeit.

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Filmquiz meiner Lieblingsfilme

Filmquiz meiner Lieblingsfilme


2003 – Lost In Translation


2010 - Inception


2014 - Whiplash


1946 – Ist das Leben nicht schön


2014 - Boyhood


1960 – Wer die Nachtigall stört

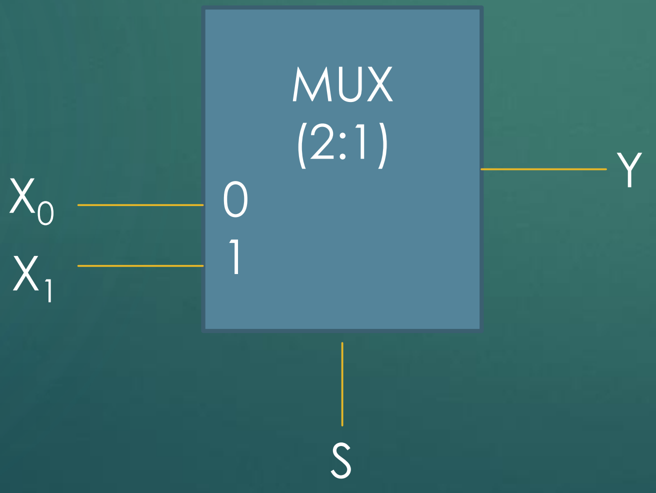

1993 – Groundhog Day


1957 – 12 Geschworenen

Aufgabe 3 – Barrel-Shifter

- Beschreibung

In Aufgabe 2 a) wurde ein sogenannter 2:1-Multiplexer entworfen, den man vereinfacht mit folgendem Blockschaltbild darstellen kann. Erstellen Sie nun aus solchen Multiplexern eine Schaltung, die den Eingang A = (a_3, a_2, a_1, a_0) gegenüber den Ausgang B = (b_3, b_2, b_1, b_0) zyklisch um N = 0, …, 3 Stellen nach links verschiebt.



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

- Veranschaulichung

Eingang A = (a_3, a_2, a_1, a_0)

Ausgang B = (b_3, b_2, b_1, b_0)

zyklisch um N = 0, …, 3 Stellen nach links

B	N = 0	N = 1	N = 2	N = 3
b_0	a_0	a_3	a_2	a_1
b_1	a_1	a_0	a_3	a_2
b_2	a_2	a_1	a_0	a_3
b_3	a_3	a_2	a_1	a_0

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

- Lösungsidee

Ein Multiplexer leitet abhängig von S entweder X_0 oder X_1 weiter.

Bei uns ist S die Binärcodierung von N (n_0, n_1) und X_0 und X_1 entsprechen unseren Eingängen a_1 bis a_3.

B kann vier verschiedene Varianten von a annehmen. Ein Multiplexer erlaubt die Differenzierung von 2 Eingängen. Wir benötigen also 4 Multiplexer pro a.

B	**N = 0**	**N = 1**	**N = 2**	**N = 3**
b_0	a_0	a_3	a_2	a_1
b_1	a_1	a_0	a_3	a_2
b_2	a_2	a_1	a_0	a_3
b_3	a_3	a_2	a_1	a_0

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Durch Mehrfachnutzung brauchen wir nicht mehr 4, sondern nur 2 pro bi.

Wir benötigen dann ld 4 = 2 Multiplexer pro a. Summa summarum 8 für ganz A.

Wir verschalten die Multiplexer in zwei Stufen, d.h. wir leiten die Ausgabe der ersten Multiplexer-Stufe (eine Stelle nach links verschoben, falls n_0 = 1) in den Eingang der zweiten Multiplexer-Stufe (zwei Stellen nach links verschoben, falls n_1 = 1).

Erinnerung: $\mathrm{n} = n_1 n_0 \rightarrow n_1 2^1 + n_0 2^0$

Schreiben wir die Tabelle etwas um:

B	n = 00	n = 01	n = 10	n = 11
b_0	a_0	a_3	a_2	a_1
b_1	a_1	a_0	a_3	a_2
b_2	a_2	a_1	a_0	a_3
b_3	a_3	a_2	a_1	a_0

Aufgabe 3 – Barrel-Shifter

Stellen wir die Tabelle als Ausschnitt der zweiten Stufe dar:

B	0 0	0 1	1 0	1 1
b_0	a_0	a_3	a_2	a_1
b_1	a_1	a_0	a_3	a_2
b_2	a_2	a_1	a_0	a_3
b_3	a_3	a_2	a_1	a_0

Schema:	0_0 1_0	0_0 1_0	Index entspricht Stufe
	0_1: (a_0, a_3)	1_1: (a_2, a_1)	b_0
	0_1: (a_1, a_0)	1_1: (a_3, a_2)	b_1
	0_1: (a_2, a_1)	1_1: (a_0, a_3)	b_2
	0_1: (a_3, a_2)	1_1: (a_1, a_0)	b_3

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

Mittels des Schemas lässt sich die Hierarchiezuordnung realisieren:

- Erste Spalte beschreibt die erste Hierarchiestufe
  - Jede Zeile entspricht einem Multiplexer auf jener Höhe
  - (a_0, a_3) bedeutet, im Fall 0 -> a_0 und im Fall 1 -> a_3
- Zweite Spalte beschreibt die zweite Hierarchiestufe
  - Jedes Tupel, z.B. (a_2, a_1), entspricht einem Multiplexer in der ersten Stufe im Fall 1
  - Im Fall 0 wird der Multiplexer der gleichen Höhe (Zeile) eingeleitet

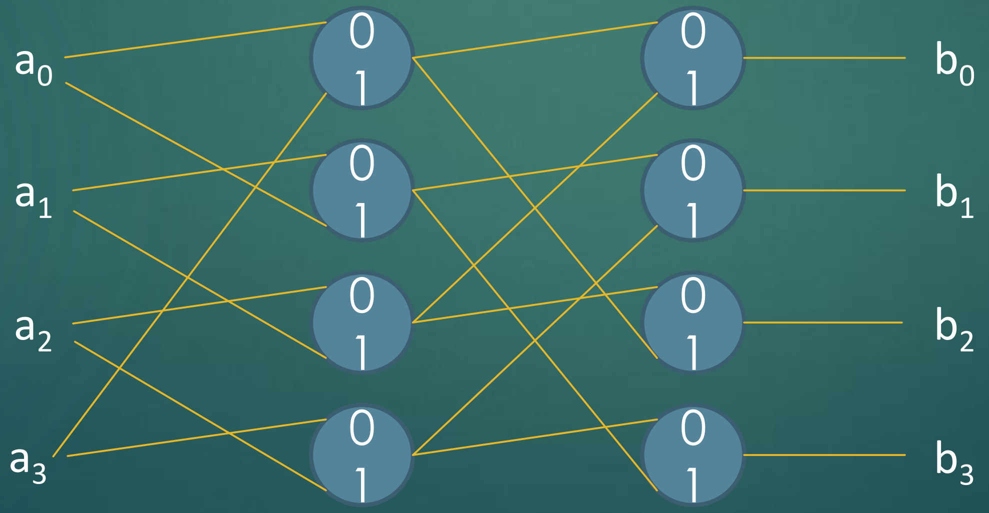
Schema:	0_0 1_0	0_0 1_0	Index entspricht Stufe
	0_1: (a_0, a_3)	1_1: (a_2, a_1)	b_0
	0_1: (a_1, a_0)	1_1: (a_3, a_2)	b_1
	0_1: (a_2, a_1)	1_1: (a_0, a_3)	b_2
	0_1: (a_3, a_2)	1_1: (a_1, a_0)	b_3

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

Abbildung:

	0_0 1_0		0_0 1_0	
0_1:	(a_0, a_3)	1_1:	(a_2, a_1)	b_0
0_1:	(a_1, a_0)	1_1:	(a_3, a_2)	b_1
0_1:	(a_2, a_1)	1_1:	(a_0, a_3)	b_2
0_1:	(a_3, a_2)	1_1:	(a_1, a_0)	b_3



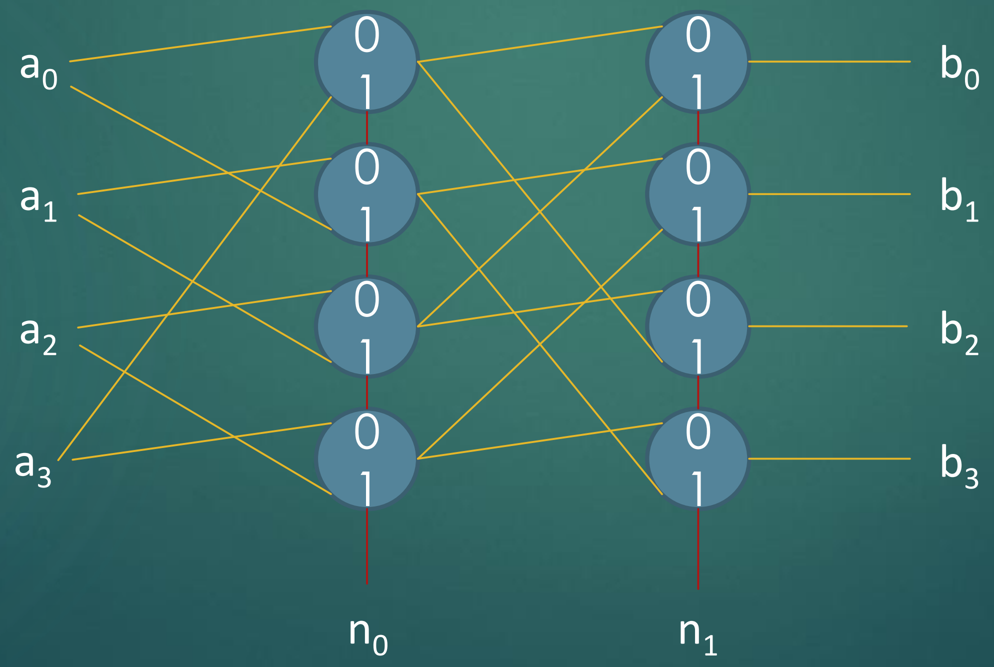
Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 3 – Barrel-Shifter

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

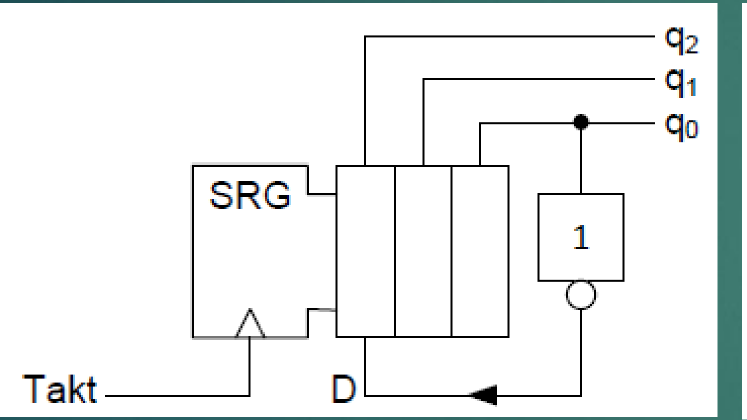
Jetzt die Realisierung mit den Steuereingängen n_0 und n_1:

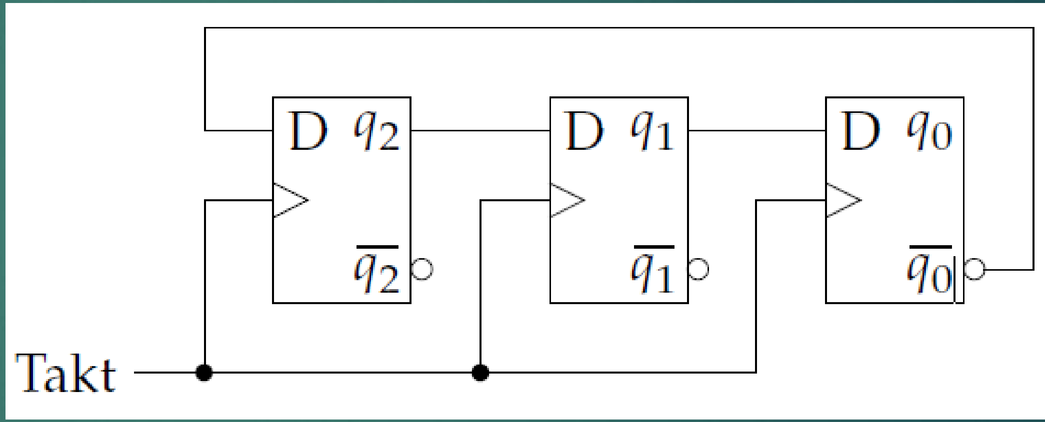
Erinnerung: erste Hierarchie schiebt eins nach links (falls n_0 = 1). Zweite Hierarchie zwei nach links (falls n_1 = 1).



Aufgabe 4 – Schieberegister

- Das Bild zeigt einen sog. Johnson-Zähler, bei dem das invertierte Signal q_0 an den Eingang D angeschlossen wird.





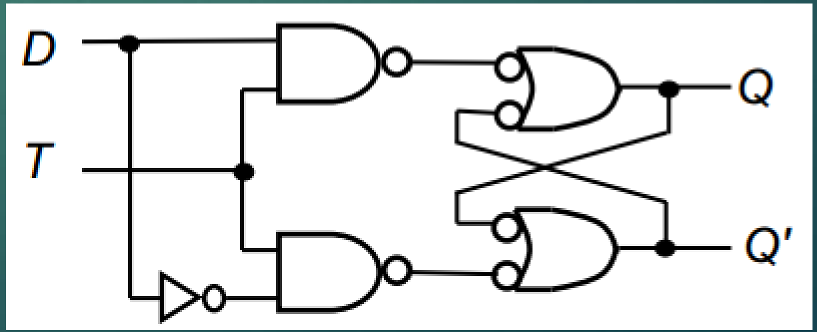
Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- D-Flipflop
  - Eliminiert ungültiges Eingangstupel (1,1)
  - Hat folgende charakteristische Tabelle:

T	D	Q(t+1)
1	0	0 (Reset)
1	1	1 (Set)
0	-	Q(t) (kein Wechsel)

- D (Data): zu speichernder Wert
- C/T (Takt): synchrones Flipflop

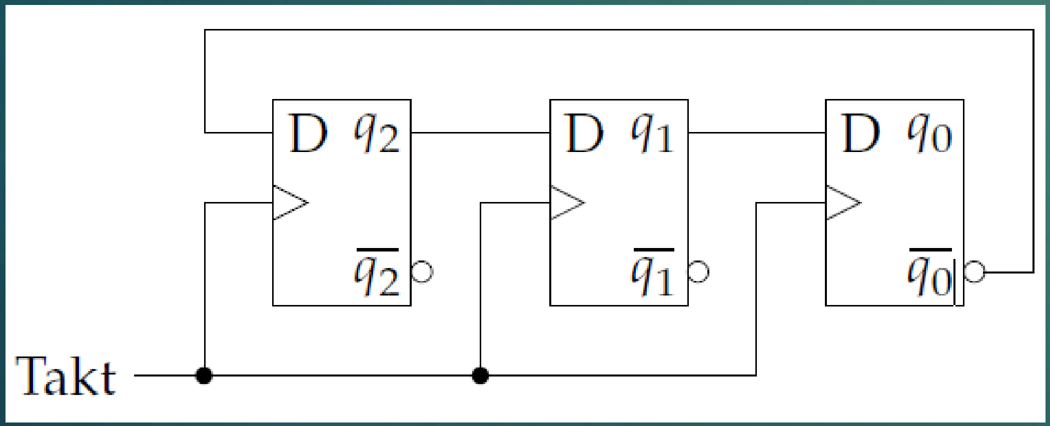


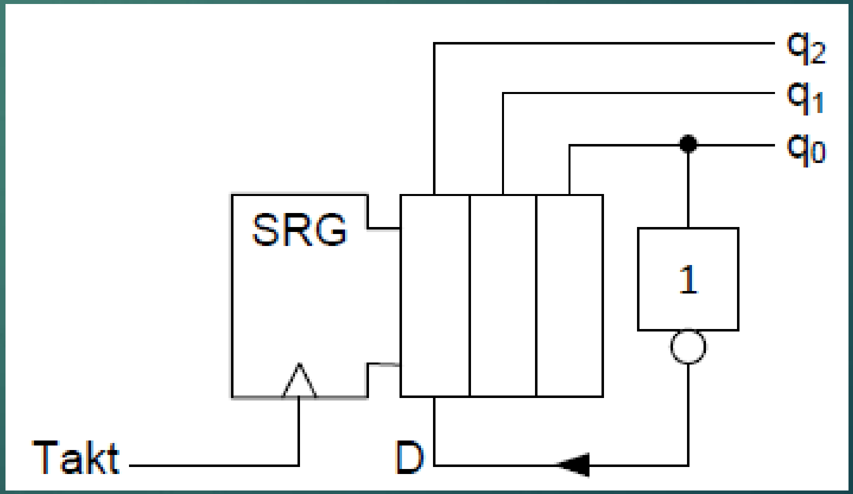
Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- Der aktuelle Wert der Speicherzellen sei '000'. Stellen Sie die Folge der Speicherinhalte als gerichteten Graphen dar.

Hinweis: Jeden Takt wird das Wort ein Bit nach Rechts geshiftet

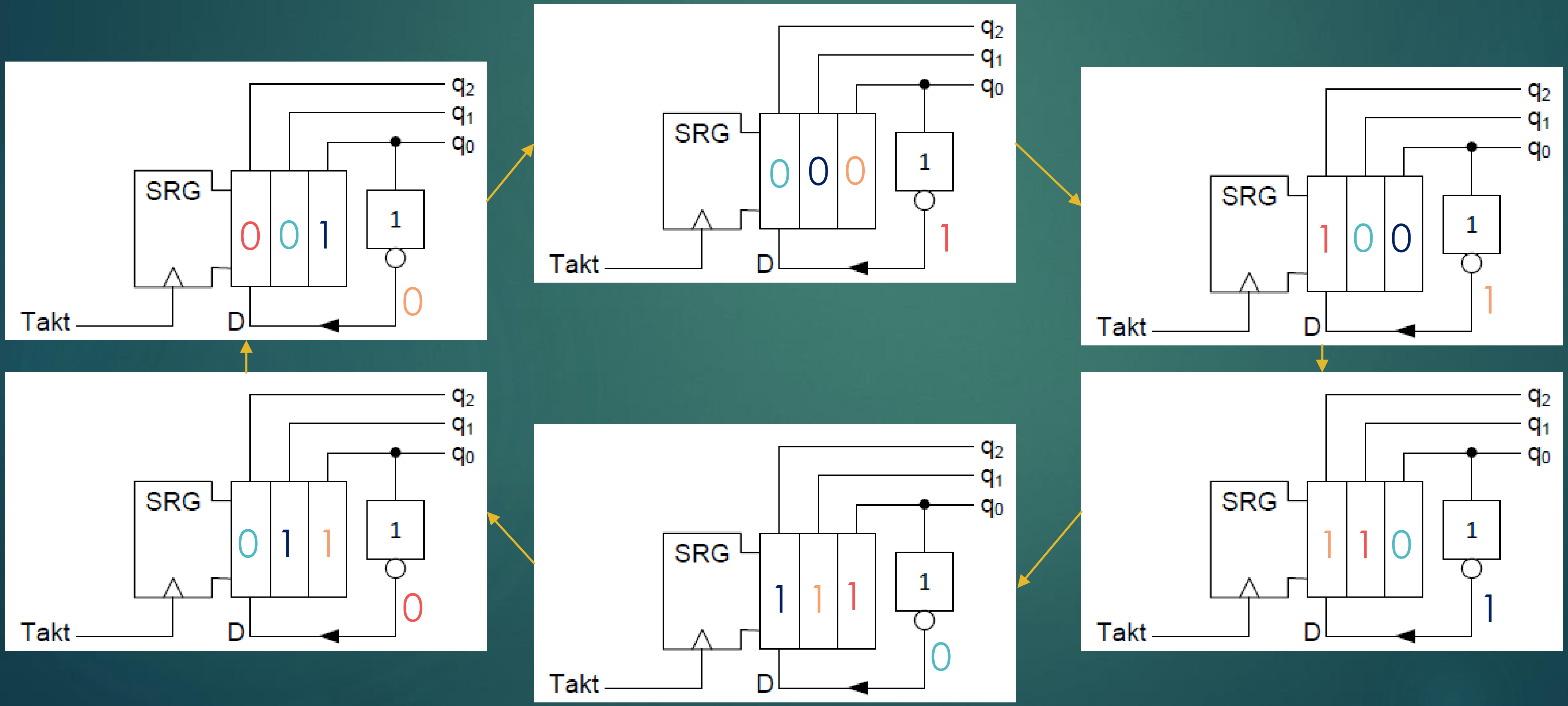




Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

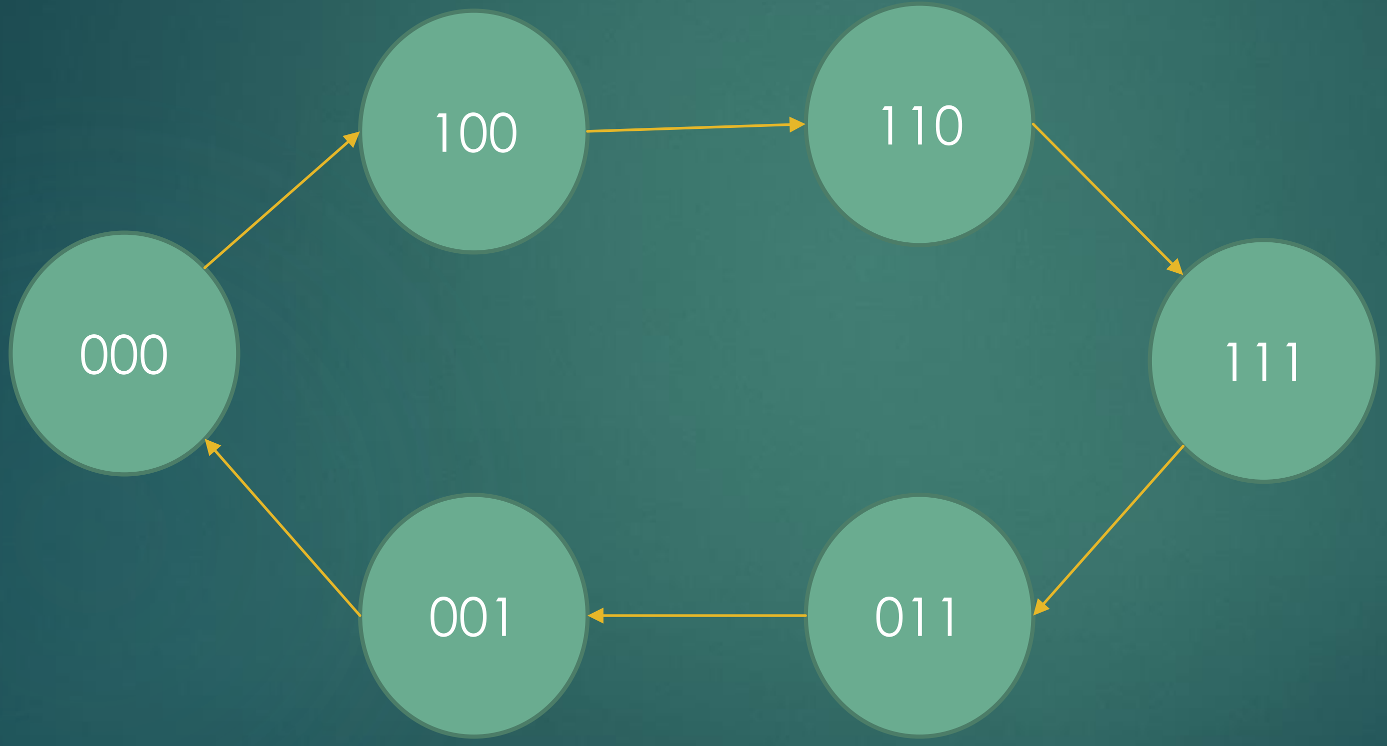
- Der aktuelle Wert der Speicherzellen sei '000'. Stellen Sie die Folge der Speicherinhalte als gerichteten Graphen dar.



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- Eine schlankere, visuelle Darstellung



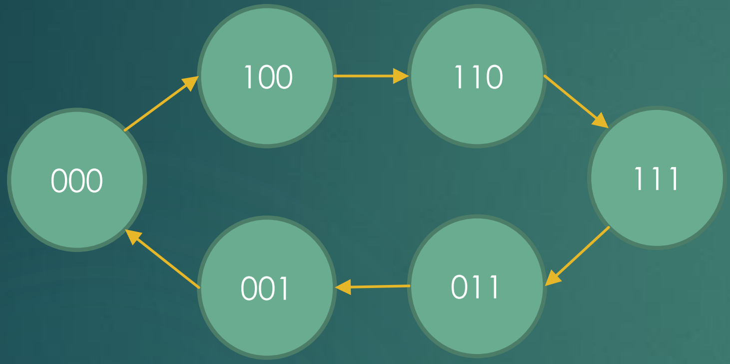
Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

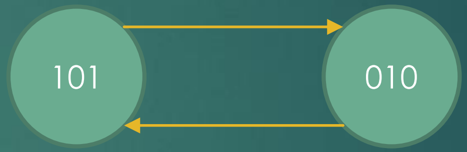
Aufgabe 4 – Schieberegister

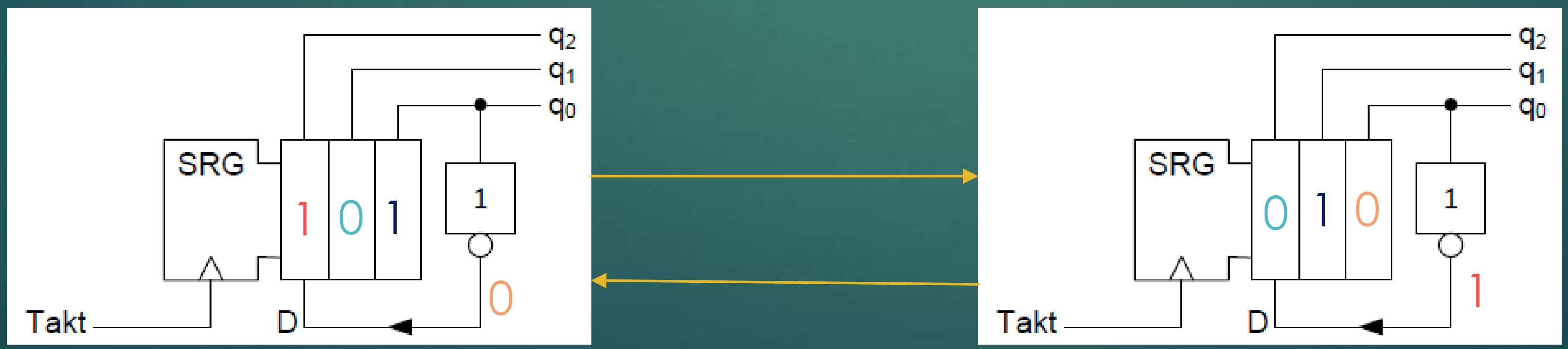
- Welche Speicherbelegungen kommen in der Folge nicht vor? Vervollständigen Sie den Graphen aus a) entsprechend.

Aufgabe 4 – Schieberegister

- 101 und 010 kommen in der Zählfolge nicht vor







Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- Realisieren Sie ein Schaltnetz, welches aus allen N Zuständen des rückgekoppelten Schieberegisters aus Aufgabenteil a) ein Lauflicht für N einzelne Lampen L_1 … L_N ansteuern kann. Sie können dazu auf die Ausgangswerte q_0, q_1, q_2 sowie deren negierte Signale zurückgreifen.
- Beginnen Sie mit einer Wahrheitstabelle.

Aufgabe 4 – Schieberegister

- Realisieren Sie ein Schaltnetz, welches aus allen N Zuständen des rückgekoppelten Schieberegisters aus Aufgabenteil a) ein Lauflicht für N einzelne Lampen L_1 … L_N ansteuern kann. Sie können dazu auf die Ausgangswerte q_0, q_1, q_2 sowie deren negierte Signale zurückgreifen.

Alle N Zustände						Lauflicht					
q_2	q_1	q_0	$\overline{q_2}$	$\overline{q_1}$	$\overline{q_0}$	L_1	L_2	L_3	L_4	L_5	L_6
0	0	0				1	0	0	0	0	0
1	0	0				0	1	0	0	0	0
1	1	0				0	0	1	0	0	0
1	1	1				0	0	0	1	0	0
0	1	1				0	0	0	0	1	0
0	0	1				0	0	0	0	0	1

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- Schaltfunktionen nach bekannten Muster

Wichtig: durch die beiden nicht genutzten Zustände haben wir zwei Don‘t Cares

q_2	q_1	q_0	$\overline{q_2}$	$\overline{q_1}$	$\overline{q_0}$	L_1	L_2	L_3	L_4	L_5	L_6
0	0	0				1	0	0	0	0	0
1	0	0				0	1	0	0	0	0
1	1	0				0	0	1	0	0	0
1	1	1				0	0	0	1	0	0
0	1	1				0	0	0	0	1	0
0	0	1				0	0	0	0	0	1
1	0	1				-	-	-	-	-	-
0	1	0				-	-	-	-	-	-

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- $L_{1\text{-}3}$ mittels Symmetriediagramm

q_2	q_1	q_0	$\overline{q_2}$	$\overline{q_1}$	$\overline{q_0}$	L_1	L_2	L_3
0	0	0				1	0	0
1	0	0				0	1	0
1	1	0				0	0	1
1	1	1				0	0	0
0	1	1				0	0	0
0	0	1				0	0	0
1	0	1				-	-	-
0	1	0				-	-	-

$L_1 = \overline{q_0}\,\overline{q_2} = \overline{q_0 + q_2}$

$L_2 = \overline{q_1} q_2 = \overline{q_1 + \overline{q_2}}$

$L_3 = \overline{q_0} q_1 = \overline{q_0 + \overline{q_1}}$

		q_0	q_0	
	1	0	–	0
q_1	–	0	0	0
			q_2	q_2

		q_0	q_0	
	0	0	–	1
q_1	–	0	0	0
			q_2	q_2

		q_0	q_0	
	0	0	–	0
q_1	–	0	0	1
			q_2	q_2

Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Aufgabe 4 – Schieberegister

- $L_{4\text{-}6}$ mittels Symmetriediagramm

q_2	q_1	q_0	$\overline{q_2}$	$\overline{q_1}$	$\overline{q_0}$	L_4	L_5	L_6
0	0	0				0	0	0
1	0	0				0	0	0
1	1	0				0	0	0
1	1	1				1	0	0
0	1	1				0	1	0
0	0	1				0	0	1
1	0	1				-	-	-
0	1	0				-	-	-

$L_4 = q_0 q_2 = \overline{\overline{q_0} + \overline{q_2}}$ $\qquad$ $L_5 = \overline{q_2} q_1 = \overline{q_2 + \overline{q_1}}$

$L_6 = \overline{q_1} q_0 = \overline{q_1 + \overline{q_0}}$

		q_0	q_0	
	0	0	–	0
q_1	–	0	1	0
			q_2	q_2

		q_0	q_0	
	0	0	–	0
q_1	–	1	0	0
			q_2	q_2

		q_0	q_0	
	0	1	–	0
q_1	–	0	0	0
			q_2	q_2

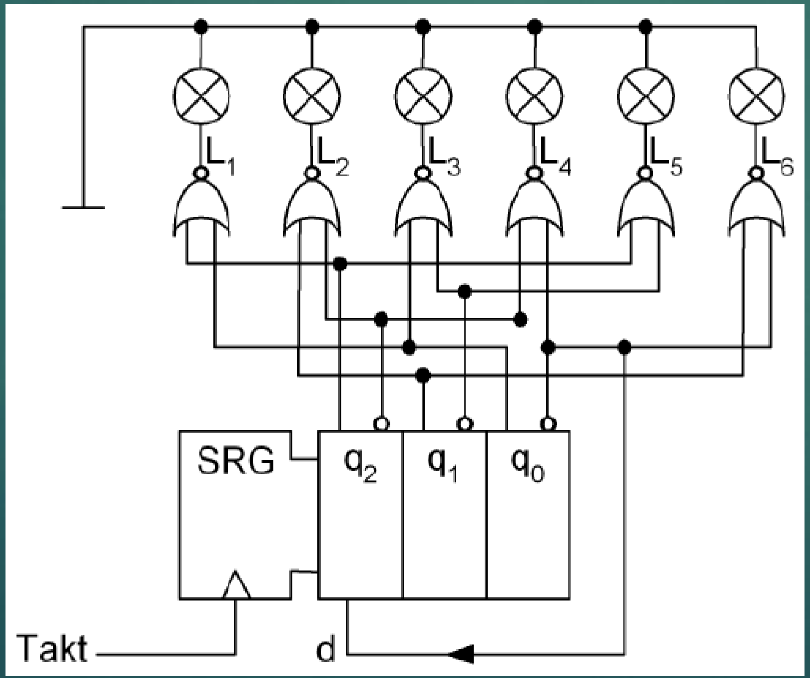
Aufgabe 4 – Schieberegister

- Schaltung mit NORs

Statt bezaubernder NORs können natürlich auch ANDs verwendet werden

$L_1 = \overline{q_0}\,\overline{q_2} = \overline{q_0 + q_2}$ $L_2 = \overline{q_1} q_2 = \overline{q_1 + \overline{q_2}}$ $L_3 = \overline{q_0} q_1 = \overline{q_0 + \overline{q_1}}$

$L_4 = q_0 q_2 = \overline{\overline{q_0} + \overline{q_2}}$ $L_5 = \overline{q_2} q_1 = \overline{q_2 + \overline{q_1}}$ $L_6 = \overline{q_1} q_0 = \overline{q_1 + \overline{q_0}}$

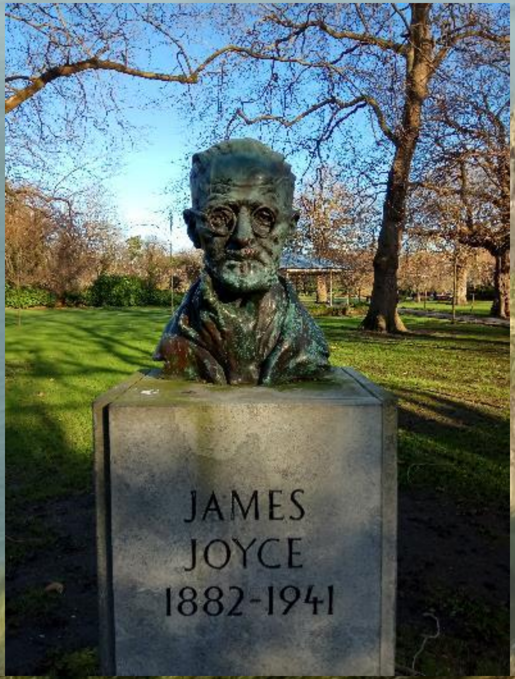


Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck

Vielen Dank für eure liebe Aufmerksamkeit!

„A man (sic!) of genius makes no mistakes; his errors are volitional and are the portals of discovery“

James Joyce



Friedrich-Alexander Universität Erlangen-Nürnberg
Jan Spieck